

CREST研究領域
「ディペンダブルVLSI
システムの基盤技術」
運営の方針

A CREST Program
“Dependable
VLSI Systems”
- what our issues are -

2009年12月19日

浅井彰二郎

CREST/DVLSI 研究総括
(株)リガク取締役副社長

December 19, 2009

Shojiro Asai

Research Supervisor, CREST/DVLSI
Exec. VP and Director, Rigaku Corporation

DVLSI研究領域の意義

VLSI: ディペンダビリティは情報システムのディペンダビリティのコア。

課題: VLSIのディペンダビリティへの脅威は一方で機能増大、一方で微細化。

目的: VLSI、VLSIを適用したシステムのディペンダビリティを顕著に改善する有用な成果物の提供。

モノFirst、論文Secondの両輪により pragmatic valueを追求したい。

Rationale for research on DVLSI

VLSI: Its dependability is at the core of the system's dependability.

Problems: Dependability of VLSI is threatened by both functional enhancement and miniaturization.

Objectives: Provide innovations that remarkably improve dependability of VLSI and/or systems.

Pragmatic value is sought: tangible products first, publications second.

一方で、微細化にともなう脅威が増大。

寸法・形状・不純物ばらつきが増大

信号量の低下 対雑音(放射線、電磁雑音、固定・浮遊電荷)

疲労劣化の深刻化

Threats arising from miniaturization

Variations in dimension, shape, doping

Reduction in signal/noise (radiation, EMI, fixed and floating charge)

Aggravating wear/fatigue phenomena

一方で複雑化にともなう脅威が増大

機能増大(認証、暗号化など) ...

マルチプロセッサ搭載 ...

ヘテロ集積 ...

アナログ・デジタル、不揮発、ネットワーク、センサ、アクチュエータ、光

Threats from increased complexity

Enhanced functionality (certification, encryption, ---)

Multiple- Many-core architecture

Heterogeneous integration

Analog, digital, nonvolatile, network, sensors, actuators, etc.

微細化に伴う脅威への対応

J. Chen, nVidia “GPU Technology Trends and Future Requirements” (IEDM 2009 招待講演 バルチモア)

オフ電流ゼロ 100億トランジスタ
欠陥ゼロ 200億ビア
変動ゼロ

・・・プロセス、デバイスレイヤーの研究開発(‘More Moore’)を続ける者への激励メッセージ

2D限界の突破 ‘More than Moore’として、J. Chenは3次元集積 TSVを挙げていました。

Taking on Threats from Miniaturization

J. Chen, nVidia, “GPU Technology Trends and Future Requirements” (Plenary Talk, IEDM 2009, Baltimore, MD)

Zero loff 10B transistors
Zero Defect 20B vias
Zero Variation

--- A message to encourage continued endeavor in R&D at the process/device layers (‘More Moore’)

Beyond the work on the 2D limits (‘More than Moore’), J. Chen emphasizes 3D integration, TSV.

「複雑化にともなう脅威」
確かに脅威だが大きなチャンスでもあります。

従来システムの問題点や新しいアプリケーションをよく調べ課題を解決するブレークスルーを新アーキテクチャに実現すれば、性能、消費電力、そしてディペンダビリティにイノベーションを起こせます。

例: ローレンス・G・ロバーツ アナグラン社CEO
ARPANET開発チームのリーダー

現ルータの問題点: ランダムパケット紛失、遅延によるスループット低下

解決: フローマネジメントプロセッサ (FPGA+DRAM) 先頭のパケットと行き先同じのパケットが来たらラウティング、キューイングをバイパスして先頭のパケットにつけて送る

効果: リアルタイム画像、音声等ストリーム通信を大幅改善

Threats from complexity is a challenge, and actually is a great opportunity as well.

If bottlenecks in conventional and/or emerging systems are reviewed and breakthroughs are implemented in a new architecture, the results can be great innovations in performance, power consumption, and dependability.

Example: Lawrence G. Roberts, CEO, Anagran
Led the team that developed ARPANET

Problem with current router: random packet loss, delay lowering throughput.

Solution: Flow Management Processor (FPGA+DRAM) Identifies 1st packet in a flow, prescreens the remaining packets, and bypasses routing and queuing stages

Result: Greatly improved stream-based transmissions

研究内容ベンチマークの例

スバシシ・ミトラ スタンフォード大教授
スタンフォード大博士、Intelを経て母校教授

研究テーマ

ロバストシステム、VLSI設計、CAD、テスト、
コンピュータ・アーキテクチャ、ナノテク技術
を用いたシステムの設計

発明

エラー検出FF
ボディーバイアスによる劣化補償
システム回路(ラッチ)とシャドー回路(ラッチ)
エラー耐性回路、エラー検出回路
レスポンス・コンパクター
冗長回路用投票者設計

プロジェクト

ロバストシステム設計(次ページ)
ロバスト設計のバリデーション
カーボンナノチューブ向けロバスト設計

Benchmarking Example

Prof. Subhashish Mitra (Stanford Univ.)
Ph. D at Stanford, Intel Corp., Stanford

Research Interest

Robust system design, VLSI design, CAD,
validation & test, computer architecture,
design for emerging nanotechnologies

Patents

Error-Detecting Flip-Flop
Degradation compensation using body bias
System circuits and shadow circuits
Error-resilient circuits
Response compactor
Voter design for redundant circuits

Research

Robust System Design (see next page)
Effective Validation of Robust Systems
Robust Design for CNT

研究課題と研究代表者

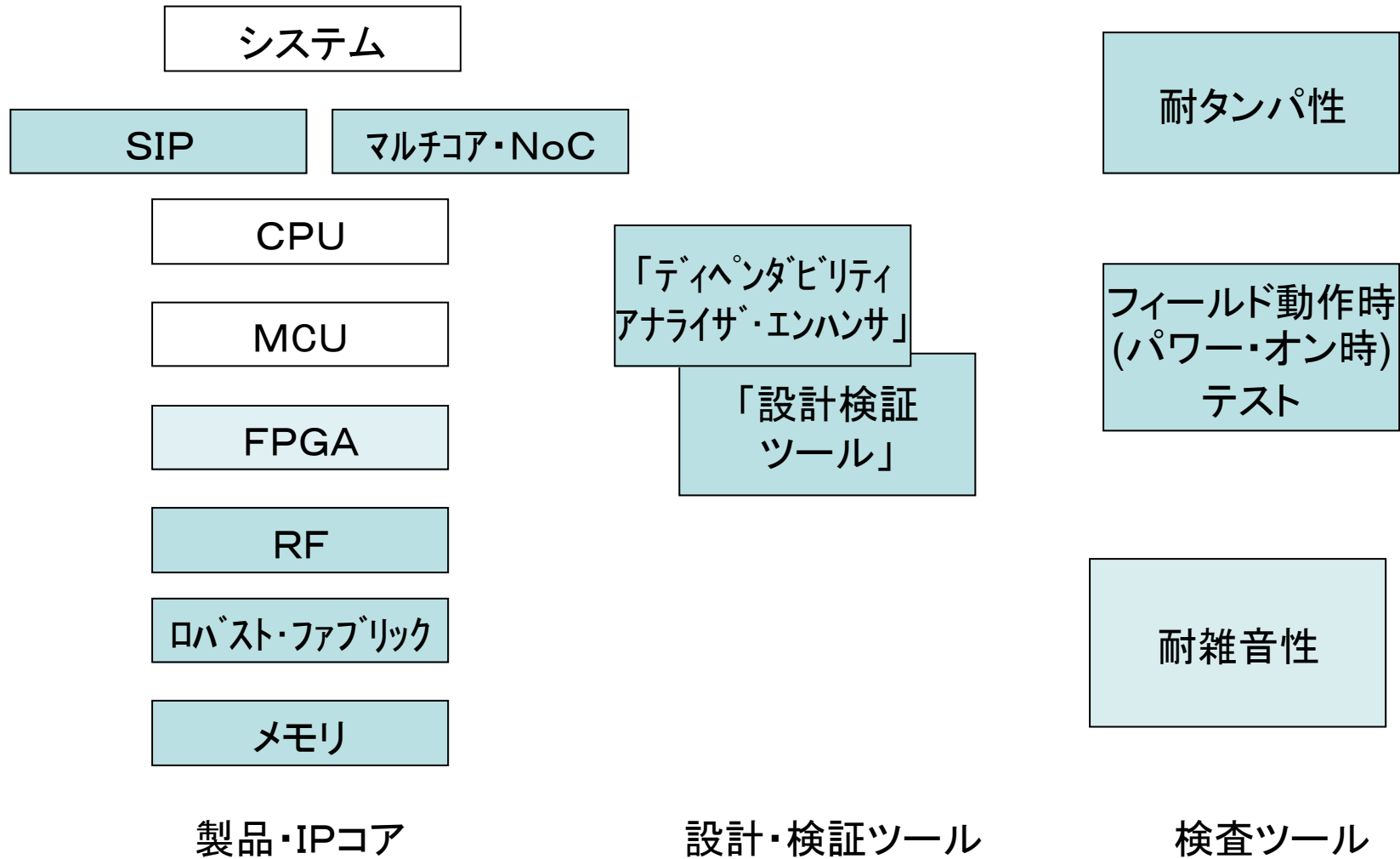
Projects and Principal Investigators

採択年度 Started	研究代表者 P I	研究課題名 Project
19年度 2007	小野寺秀俊 Hidetoshi Onodera	ロバストファブリックを用いたディペンダブルVLSIプラットフォーム Dependable VLSI platform using robust fabrics
	坂井修一 Shuichi Sakai	アーキテクチャと形式的検証の協調による超ディペンダブルVLSI Ultra Dependable VLSI by collaboration of formal verifications and architectural technologies
	坪内和夫 Kazuo Tsubouchi	ディペンダブルワイヤレスシステム・デバイスの開発 Development of Dependable Wireless System and Device
	安浦寛人 Hiroto Yasuura	統合的高信頼化設計のためのモデル化と検出・訂正・回復技術 Modeling, Detection, Correction and Recovery Techniques for Unified Dependable Design
20年度 2008	梶原誠司 Seiji Kajihara	フィールド高信頼化のための回路・システム機構 Circuit and system mechanisms for high field reliability
	吉本雅彦 Masahiko Yoshimoto	超高信頼性VLSIシステムのためのディペンダブルメモリ技術 Dependable SRAM Techniques for Highly Reliable VLSI System
	米田友洋 Tomohiro Yoneda	ディペンダブルネットワークオンチッププラットフォームの構築 Development of Dependable Network-on-Chip Platform

研究課題と研究代表者(続き) Projects and Principal Investigators (Continued)

年度 Started	研究代表者 P I	研究課題名 Project
21年度 2009	小柳光正 Mitsumasa Koyanagi	自己修復機能を有する3次元VLSI システムの創製 Dependable Wireless Solid-State Drive (SSD)
	竹内健 Ken Takeuchi	ディペンダブル ワイヤレスソリッド・ステート・ドライブ (SSD) Dependable Wireless Solid-State Drive (SSD)
	藤野毅 Takeshi Fujino	耐タンパディペンダブルVLSIシステムの開発・評価 Dependable Wireless Solid-State Drive (SSD)
	山崎信行 Nobuyuki Yamazaki	組込みリアルタイムシステム用ディペンダブルSoC及びSiPに関する基盤技術の研究 Fundamental Technology on Dependable SoC and SiP for Embedded Real-Time Systems

本領域がカバーできている領域は？



領域のスコープは広がってきた。しかし、実問題の把握がまだまだ不足。

重要な実問題に取り組もう。

性能ネック、電力ネック、システム障害などの問題。

実問題を把握するため現場に入ろう。

問題を共有できるクライアントと一緒に問題解決に取り組もう。

アイデアを惜しまず出し合おう。

問題がよいことは答えがよいことの必要条件。

そして優れた結果を出そう。

優れているかどうかはクライアントが使うかどうかで決まる。

Take on the central issue.

- performance bottleneck, power limits, systems failure , etc.

Go to the field to identify the problem.

Share a problem with a client/clients and collaborate in solving it.

Come up with ideas and discuss them .

Good problem definition is a necessary condition for successful research.

Deliver our results to the client/user.

Client (s) will use your results only if they are good.