

超高信頼性VLSIシステムのための ディペンダブルメモリ技術

平成21年12月19日

神戸大学大学院工学研究科

吉本 雅彦

永田 真

川口 博

ルネサステクノロジ

布上裕之

日立製作所中央研究所

於保 茂

研究開発項目

①マージン不良最小化技術

①-1 耐Instability設計技術

①-2 耐ソフトウェア技術

②不良予知診断技術

②-1: チップ内モニタリングによる予知診断(予知方式1)

②-2: チップ内加速試験による予知診断(予知方式2)

③不良回避技術

③-1: QoB RAM による不良回避(回避方式1)

③-2: 細粒度電圧制御による不良回避(回避方式2)

④SoCプラットフォームへの展開

④-1: フレキシブル電源ネットワーク開発

④-2: 耐タンパ性拡張フレキシブル電源ネットワーク開発

④-3: 暗号鍵生成技術開発

④-4: DEOS協調VLSIアーキテクチャ開発

⑤統合試作

⑤-1: 自律型ディペンダブルメモリLSI開発

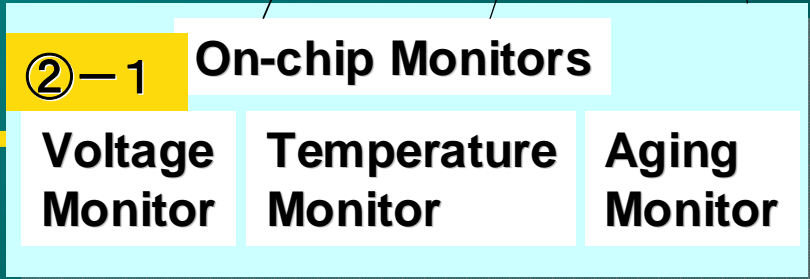
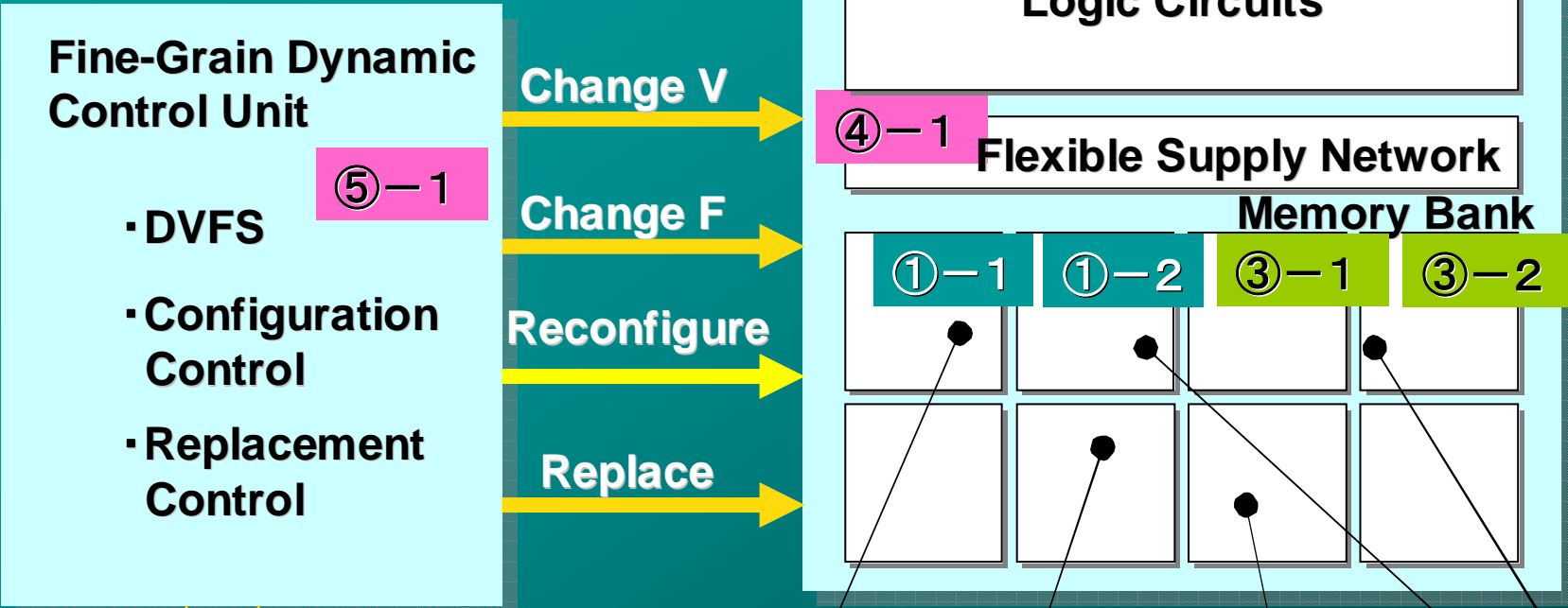
⑤-2: 拡張ディペンダブルシステムLSI開発

⑥システムレベル検証

Virtualizationによる車載応用検証

自律型ディペンダブルメモリシステム

自律型ディペンダブルメモリシステム



⑥ 車載システムレベル検証