

DVLSI2013年7月領域会議

場所:神戸大学総合研究拠点 ホール

A large, teal-colored letter 'D' with a white outline is positioned in the center of the slide. The text of the title is overlaid on this letter.

CREST研究領域
ディペンダブルVLSIシステムの基盤技術

2013年7月21日、22日

浅井彰二郎

CREST/DVLSI 研究総括
(株)リガク取締役副社長

今回の招待講演者・外部討論者（敬称略）

お名前	機関	所属	
伊部英史	日立製作所	横浜研究所	主管研究員
安達文幸	東北大学	大学院工学研究科	教授
中坊嘉宏	産業総合研究所	知能システム研究部門	主任研究員
金川信康	日立製作所	日立研究所	主幹研究員
片岡健	ルネサスマバイル	モバイルマルチメディア事業本部	部長
亀井達也	ルネサスエレクトロニクス	第一事業本部	主任技師
久保山智司	宇宙航空研究開発機構	宇宙科学研究所	技術領域リーダー
森田直	ソニーコンピュータサイエンス研究所		
大山永昭	東京工業大学	像情報工学研究施設	教授
柘元宏	東京工業大学		教授
三吉貴史	富士通研究所	システムプラットフォーム研究部	主任研究員

ご多忙の中、DVLSI領域会議にご出席、ご講演・ご討論くださることに、
あつくお礼を申し上げます。

DVLSI研究領域の動機

VLSI: そのディペンダビリティは
システムのディペンダビリティの前提。

課題: ディペンダビリティへの脅威は
実際には増大している。

微細化にともなう脅威が増大。

寸法・形状・不純物ばらつきの増大

信号量の低下 対雑音(放射線、電磁雑音、固定・浮遊電荷)

疲労劣化の深刻化

複雑化にともなう脅威が増大

ヘテロ集積 …

アナログ・デジタル、不揮発、ネットワーク、センサ、
アクチュエータ、光

マルチプロセッサ搭載 …

機能増大(ID、暗号化など) → タンパリング …

Scale of Devastation as Consequence of Failure

Threat

Measures

Major Obstructions to Public Services and Economic Activities

Threats from Complexity

Disabilities of Infrastructure and/or Production

Tampering Social Economical Loss

Organization-Level Failure of IT System

Containment of Threats

Information Leakage

Encryption

Failed Mission

Failure of a PC

Misoperation

Health Hazard, Distributed, Hierarchical

Timing Errors

3D Packaging

Backup

Multi Cores

Verification

Redundancy

NoC

Threats from Miniaturization

Radiation

Electromagnetic

Generation and Propagation of Threats

New Devices

Charge Traps

Variation-Tolerant

Variations

Migration

Materials & Processes

Devices

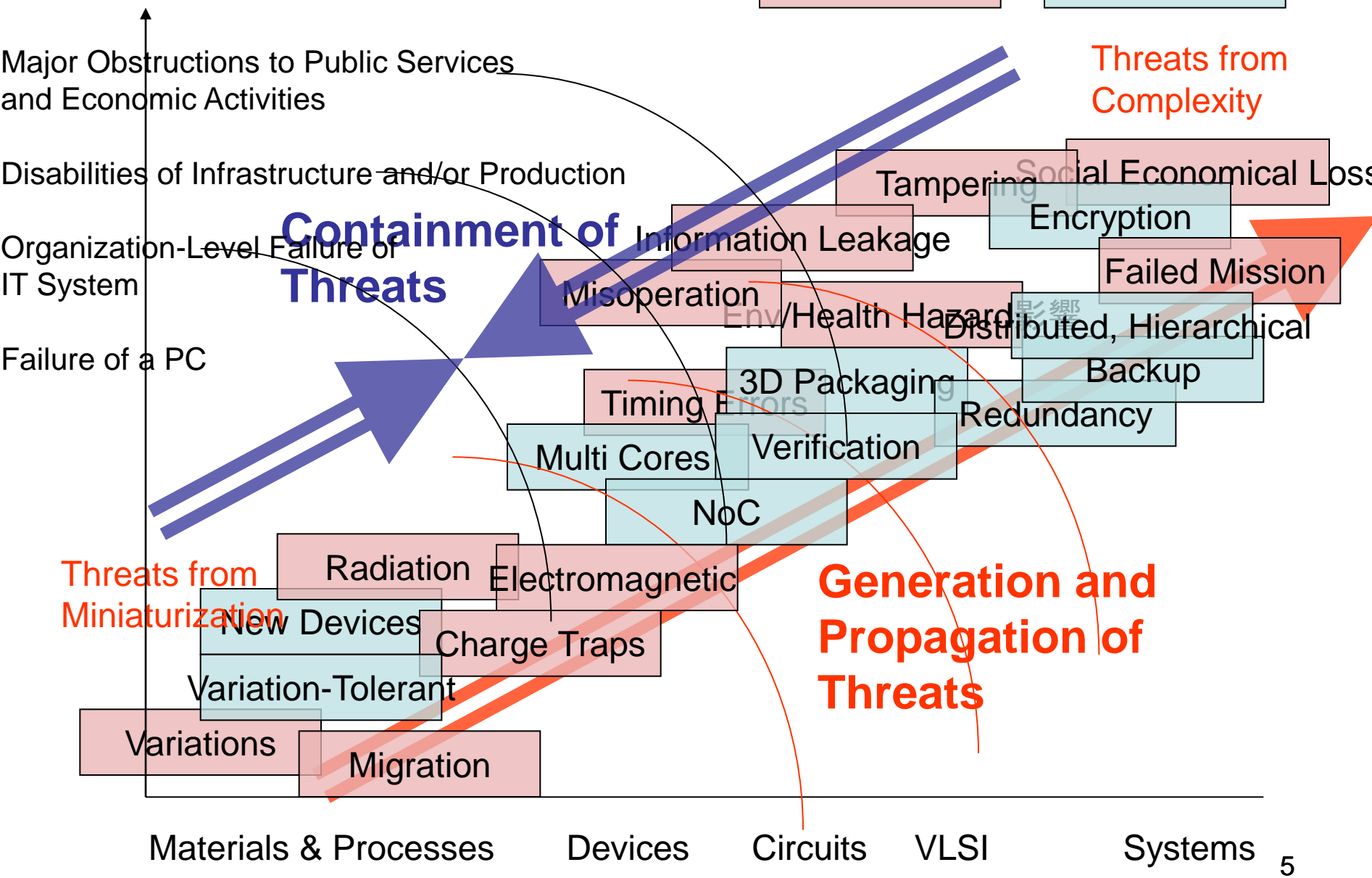
Circuits

VLSI

Systems

5

Physical Scale



本研究領域の使命: Mission of the Program

1. 増大する脅威を(もともとディペンダビリティの高い)VLSIの中に(設計技術により)閉じ込める。Containment of threats within VLSI
2. システムのディペンダビリティを向上する新しいVLSI機能を提供する。 Providing new functionalities for systems dependability
3. ディペンダビリティを評価・計測する手段を提供する。
Providing methods to quantify and measure dependability

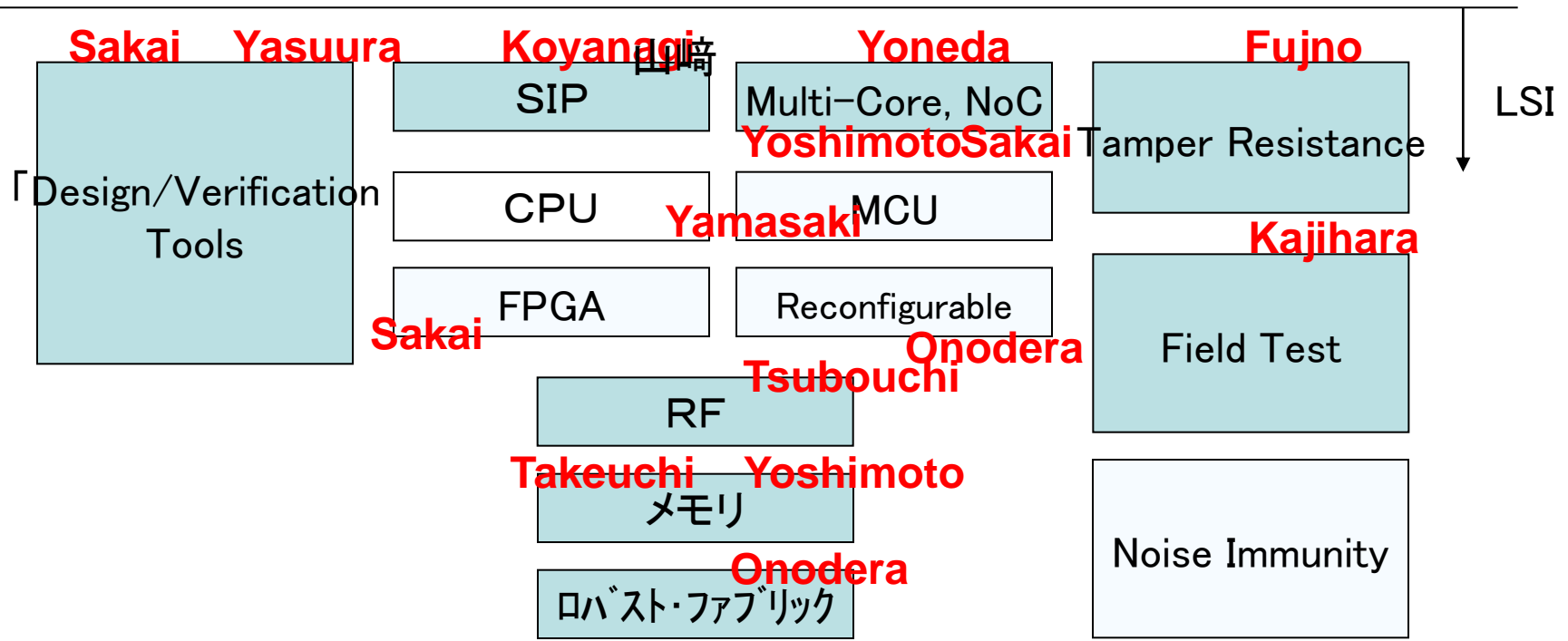
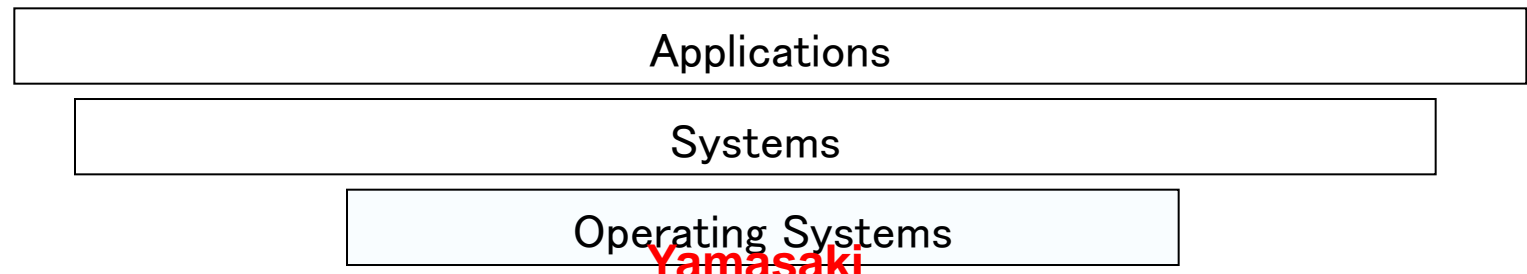
研究課題と研究代表者

Projects and Principal Investigators

研究期間 PJ Period	研究代表者 P I	研究課題名 Project
19年度 ~24年度 Oct 2007 ~Mar 2013	小野寺秀俊 Hidetoshi Onodera	ロバストファブリックを用いたディペンダブルVLSIプラットフォーム Dependable VLSI platform using robust fabrics
	坂井修一 Shuichi Sakai	アーキテクチャと形式的検証の協調による超ディペンダブルVLSI Ultra Dependable VLSI by collaboration of formal verifications and architectural technologies
	坪内和夫 Kazuo Tsubouchi	ディペンダブルワイヤレスシステム・デバイスの開発 Development of Dependable Wireless System and Device
	安浦寛人 Hiroto Yasuura	統合的高信頼化設計のためのモデル化と検出・訂正・回復技術 Modeling, Detection, Correction and Recovery Techniques for Unified Dependable Design
20年度 ~25年度 Oct 2008 ~Mar 2014	梶原誠司 Seiji Kajihara	フィールド高信頼化のための回路・システム機構 Circuit and system mechanisms for high field reliability
	吉本雅彦 Masahiko Yoshimoto	超高信頼性VLSIシステムのためのディペンダブルメモリ技術 Dependable SRAM Techniques for Highly Reliable VLSI System
	米田友洋 Tomohiro Yoneda	ディペンダブルネットワークオンチッププラットフォームの構築 Development of Dependable Network-on-Chip Platform

研究課題と研究代表者(続き) Projects and Principal Investigators (Continued)

研究期間 PJ Period	研究代表者 P I	研究課題名 Project
21年度 ~25年度 Oct 2009 ~Mar2014	小柳光正 Mitsumasa Koyanagi	自己修復機能を有する3次元VLSI システムの創製 Three-Dimensional VLSI System with Self-Restoration Function
21年度 ~26年度 Oct 2009 ~Mar2015	竹内健 Ken Takeuchi	ディペンダブル ワイヤレスソリッド・ステート・ドライブ (SSD) Dependable Wireless Solid-State Drive (SSD)
	藤野毅 Takeshi Fujino	耐タンパディペンダブルVLSIシステムの開発・評価 The Design and Evaluation Methodology of Dependable VLSI for Tamper Resistance
	山崎信行 Nobuyuki Yamazaki	組み込みリアルタイムシステム用ディペンダブルSoC及びSiPに関 する基盤技術の研究 Fundamental Technology on Dependable SoC and SiP for Embedded Real-Time Systems

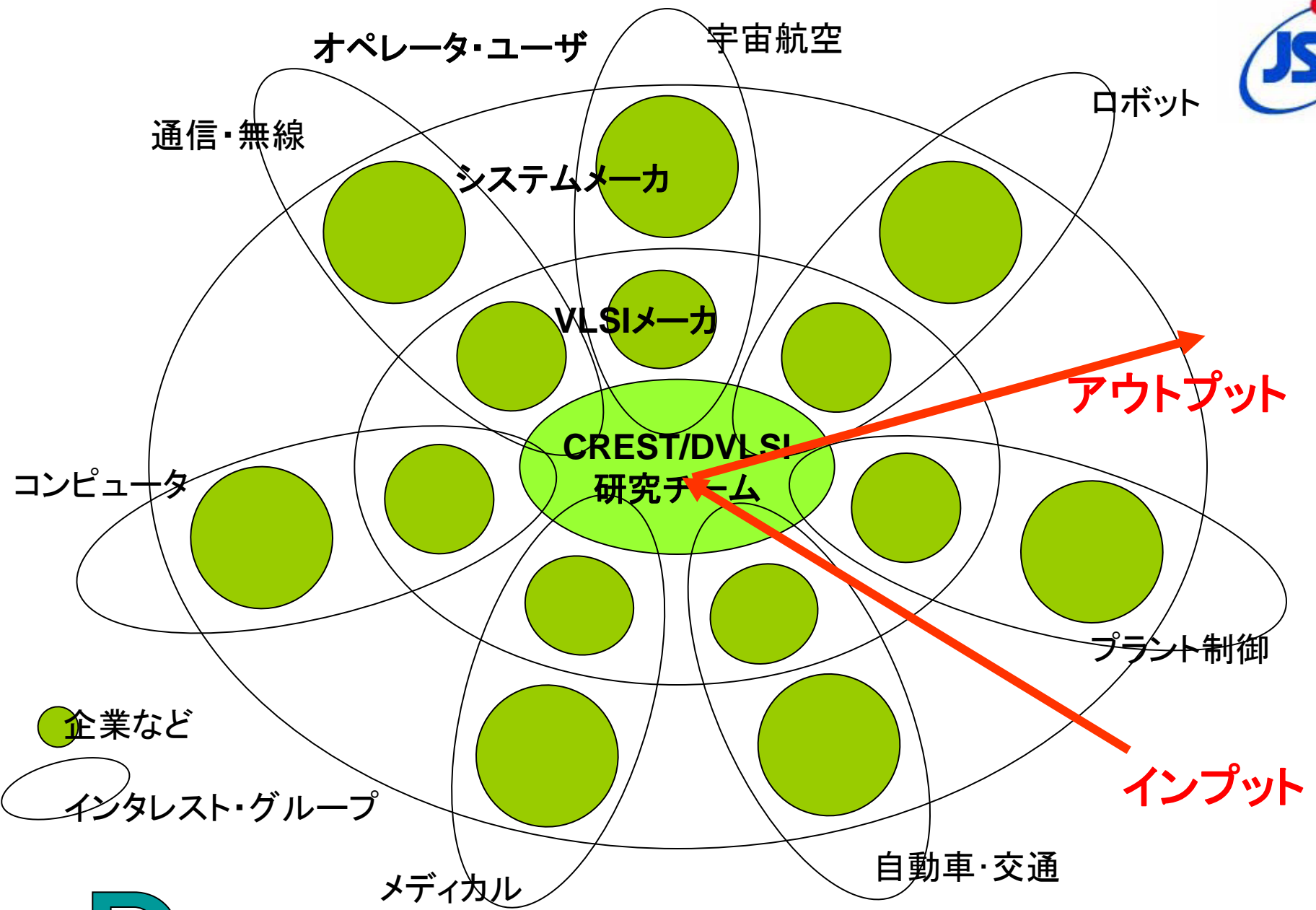


Approaches taken and applications eyed



Application	Space	Plant Control Transportation	Robot	Auto	Information Telecom	Finance Medical	Consumer
Onodera	再構成可能プロセッサ、耐ばらつきF-F、耐ばらつきレイアウト Reconfigurable Processor, FF Design, Layout for Manufacturability						
Sakai	耐故障アーキテクチャ・設計等価性検証 Failure-Resistant Architecture, Formal Design Verification						
Tsubouchi	広帯域RF、FDE、無線接続性、異種エアインタフェース Wide Bandwidth RF, FDE, Coding, Connectivity, Heterogeneous Interface						
Yasuura	システムレベルソフトエラー シミュレーション 耐ソフトエラー回路、VLSI構成 Systems-Level Soft-error Simulation, Soft-error-resistant Circuit/Systems Design						
Kajihara	フィールド使用時オンボードテスト Design/Test for Field Dependability						
Yoshimoto	耐ソフトエラーメモリ、大規模システムレベルシミュレーション Soft-Error-Resistant Memory, Systems-Level Simulation						
Yoneda	マルチコア、オン・チップネットワーク Networked Multi-Core Systems						
Koyanagi	画像認識3Dプロセッサ Dependable 3D Processor for Image-Recognition						
Takeuchi	ワイヤレスSDD、ワイヤレス接続、ワイヤレス給電 Wireless Solid-State Drive, Wireless Interconnect, Wireless Power						
Fujino	耐タンパ暗号回路、耐タンパ性評価技術 Tamper-Resistant Circuits, Tamper-resistance test						
Yamasaki	ハードリアルタイム制御に独自のRT-OS、コントローラ、実装を提供 Real-time OS, controller, and packaging for Hard-Real-Time applications						





2015年3月にはCREST-DVLSI研究領域が終了することを前に---
今回領域会議のテーマは:

DVLSI研究の「総合報告」

「総合報告」の目的:

国費研究の当然の義務として研究結果を総合的に報告する。

総合報告の計画・構想の議論を通じ、研究を構造化、体系化する。

→研究の完全性(網羅性)、汎用性(普遍性)を高める。

→成果の実証・実施、ディペンダビリティの指標化を前進させる。

総合報告その1 基盤編

DVLSI研究領域の研究の動機であった、ディペンダビリティへの脅威を列挙し、対応する研究内容を列挙してみる

動機/課題/脅威	課題解決を目指すDVLSI研究
放射線によるソフトウェア	素子・レイアウトレベルの設計
電磁雑音	回路レベルの設計
特性ばらつき	論理レベル、サブシステムの設計
特性経時変化	LSI設計システム
コネクティビティ欠陥	システムの設計
時間応答性	設計・検証ツール
セキュリティ脅威	テストツール
テストカバレッジ
その他(拡張性、オープン性)	階層をまたぐ設計、設計・検証・テスト

信頼性学会誌2013年12月号にDVLSI特集号を出す ……**基盤編要約版**
上記には書ききれない部分も同時執筆し、別途出版する ……**基盤編完全版**
→ **原稿締切はともに9/15/2013**

総合報告その2 応用編 各チーム1~2題

車載、通信、ロボット、インフラ制御、宇宙など、アプリケーション別の実証を含め、総合的なテスト法やツールについても実証結果を中心に論じる。

→ **原稿締切は9月以降、PJ 終了時期も考慮**

今回の領域会議開催にあたりご尽力いただいた
神戸大学の本領域関係者に感謝申し上げます。

吉本雅彦先生、三浦典之先生はじめDVLSI神戸大学関係者の皆様、
会場設営・事務支援、京コンピュータ見学アレンジ、等々お世話になります。

ありがとうございます！！



活発な議論、交流をお願いします。
コメント票への記入、投函をお願いします。