

# マルチコア、ネットワーク・オン・チップ のもたらすもの

— 複雑化による落とし穴と性能・機能・ディペンダビリティ  
向上のチャンス —

モデレータ: 増渕 美生 (株式会社 東芝)  
パネリスト: 佐藤 三久 (筑波大)  
長谷川 淳 (株式会社 ルネサステクノロジ)  
山崎 信行 (CREST代表者・慶應大)  
梶原 誠司 (CREST代表者・九工大)  
米田 友洋 (CREST代表者・国立情報学研究所)  
吉瀬 謙二 (CREST坂井チーム・主たる共同研究者／東工大)

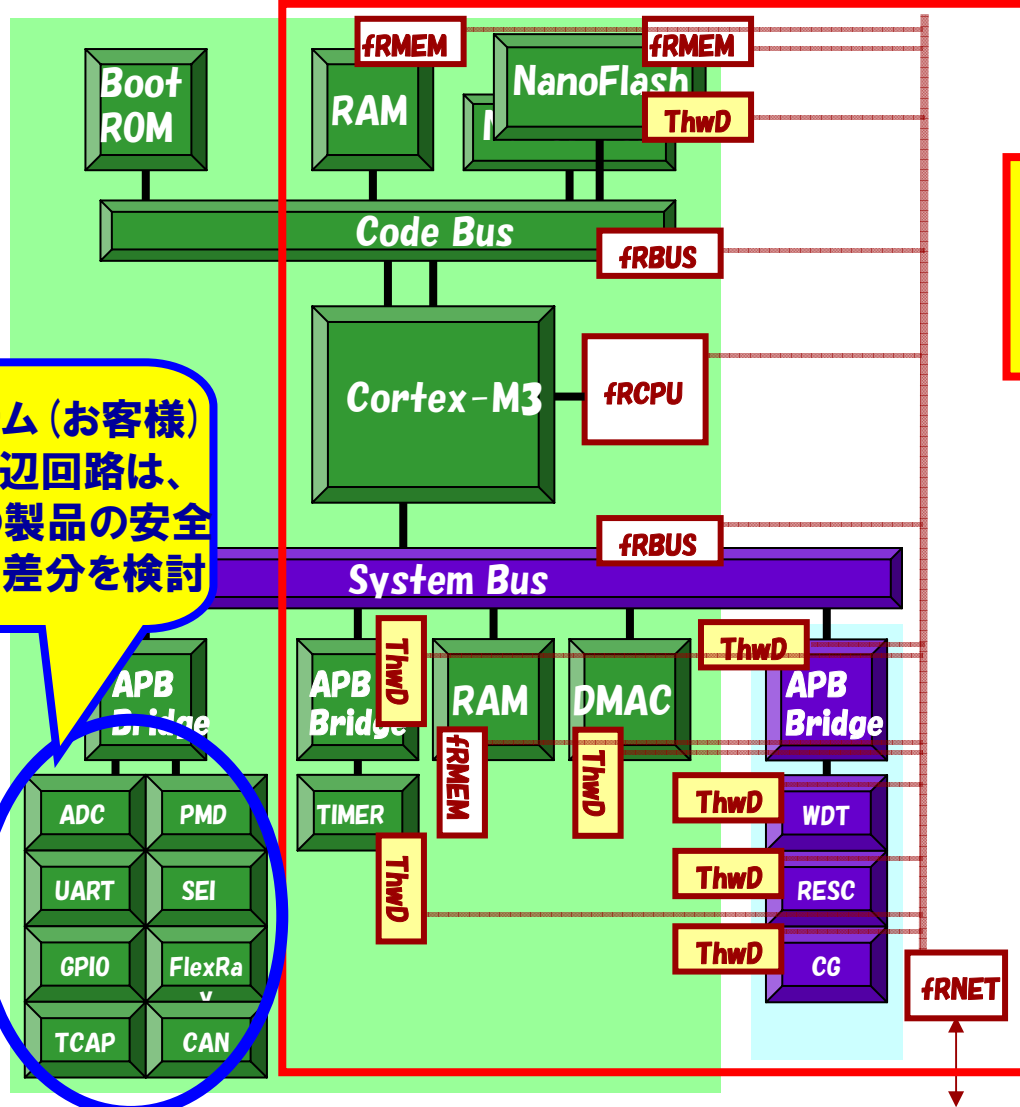
# 議論のネタ

---

- マルチコア／ネットワークオンチップのもたらしたものは何か？
  - その功罪は？
- 将来への展望は？
  - 今後、普及するのか？ どのような分野で？
  - そこで求められるディペンダビリティは？
- ディペンダビリティの観点から、マルチコア／ネットワークオンチップの特徴は？
  - Pros & Cons？
- ディペンダビリティ向上の鍵は？
- 今後、われわれが取り組むべき課題は何か？
  - その見通しは？

# 機能安全対応車載マイコンの例 (NoCではありませんが・・・)

## マイコン-プラットフォームデザイン部分



サブシステム (お客様) 依存の周辺回路は、それぞれの製品の安全に基づき、差分を検討

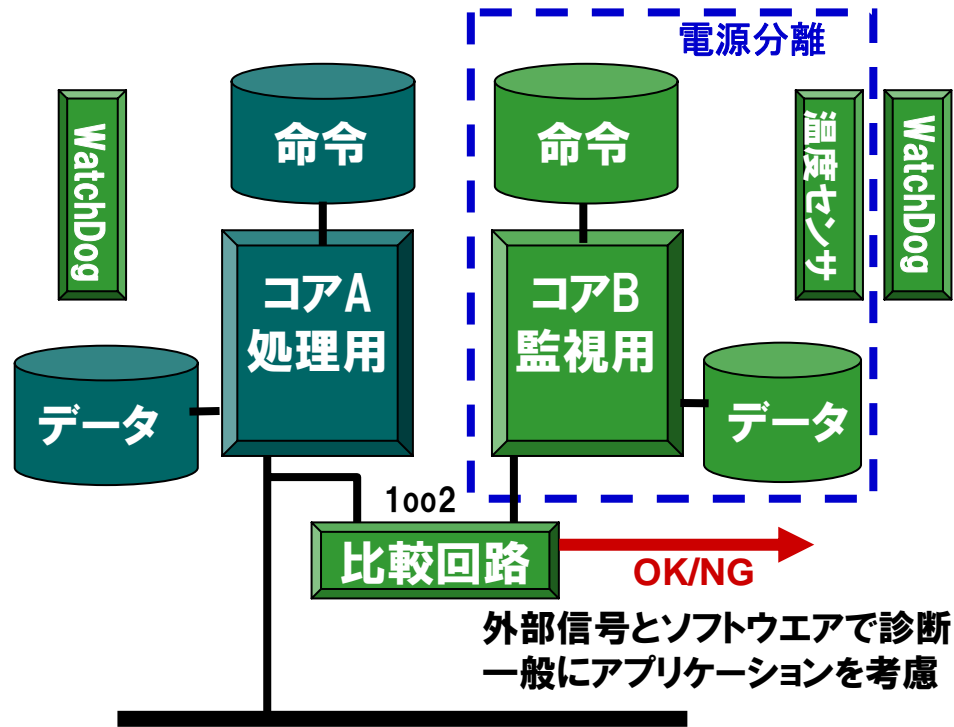
密結合方式により  
シングルCPUコアでも  
SIL3対応可能

fRxxx 故障診断回路  
ThwD

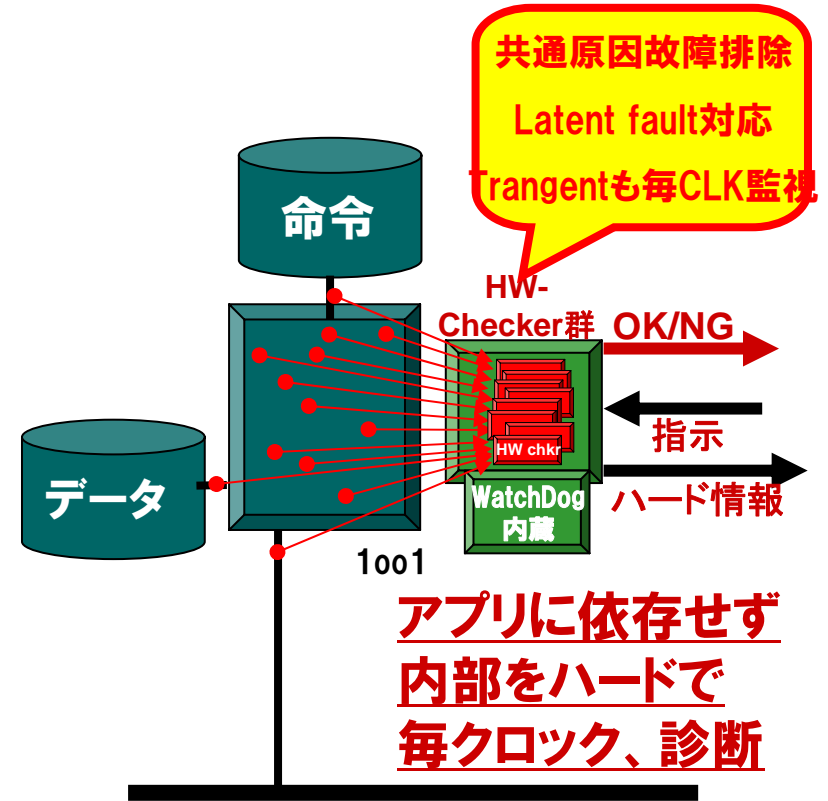
IEC61508 / ISO26262  
SIL: Safety Integrity Level (SIL1 ~ SIL4)  
SIL3: 現実的な範囲で最高要求レベル

# SIL3 機能安全対応方式の比較

## Dual Core Lock Step方式



## 密結合方式 (Single Core)



密結合方式は、コスト面および判断レイテンシ・詳細さなどの面で有利

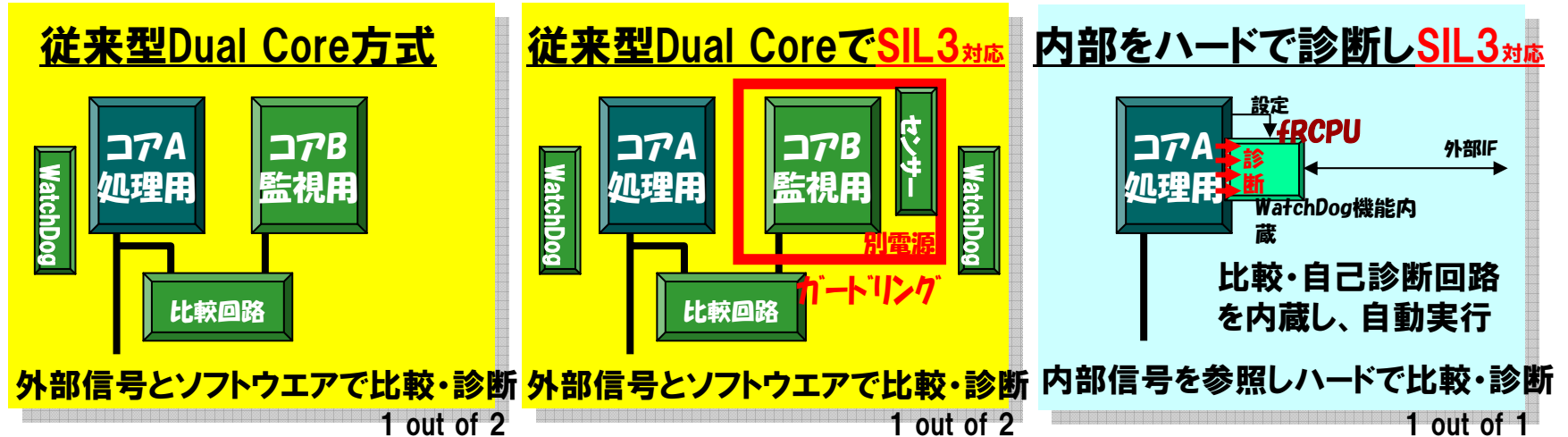
SIL: Safety Integrity Level

# 密結合方式の効果

Dual Core (Lock Step) 方式

vs

密結合方式



SIL3未対応のDual Core方式のオーバーヘッド値で規格化 (少ない程良好)

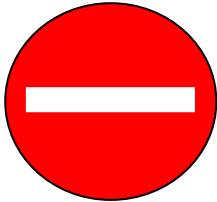



面積オーバーヘッド	1.0	1.97	0.31
SW量オーバーヘッド	1.0	2.22	0.45
性能オーバーヘッド	1.0	2.22	0.08

"M. Baumeister et al, 'A single channel, fail-safe microcontroller to simplify SIL3 safety architectures in automotive applications', BadenBaden,2007"のTable.1 を元に東芝で作成

■ 内部ハード診断方式で必要となる各種オーバーヘッドは、SIL3対応以前の従来型Dual Core Lock Step 方式よりも、更に少なくなる

# より安全に、より低コストに

もしもドライブ中にのパワーステアリング用マイコンが壊れたら...

	他方式	密結合方式採用マイコン
Single Core 1 out of 1	 <p>フェールセーフを実現できない(サブマイコンが必要になる)</p>	 <p>不安定→安全に止める (フェールセーフを実現, degradation可)</p>
Dual Core 1 out of 2	 <p>不安定→安全に止める (フェールセーフを実現)</p>	 <p>安定走行を継続 (フェールオペレーショナル/フォールトレラント)</p>

より安全に  
より低コストに

より安全に  
より低コストに

シングルコアで、他がデュアルコアで実現しているフェールセーフを実現可能！  
さらに、デュアルコアにした場合は、フェールオペレーショナル(フォールトレラント)が実現可能！