

DVLSIシステム2014年3月領域会議

場所: JST東京本部B1Fホール

A large, teal-colored letter 'D' with a white outline is positioned in the center of the slide. The text is overlaid on this letter.

CREST研究領域
ディペンダブルVLSIシステムの基盤技術

2014年3月8日

浅井彰二郎

CREST/DVLSI 研究総括
(株)リガク取締役副社長

電子情報通信制御システムの3つの価値指標

1. 性能 performance
2. 価格 total cost of ownership
3. ディペンダビリティ dependability

超高集積回路 Very Large-Scale Integrated Circuitは、

- 1. システム性能 performance
- 2. システム価格 total cost of ownership
- 3. システムディペンダビリティ dependability

すべてを押し上げ、
電子情報通信制御
システムの発展に
貢献してきた。

電子情報通信制御システムの3つの価値指標

1. 性能 performance

2. 価格 price (total cost of ownership)

3. ディペンダビリティ dependability ...性格づけ、定量化の困難な指標

...「安全性」「可用性」のような
基本事項にかかわる

→ システム要件として最近
とみに重要視されている

→ 2007年、これをテーマに、
CRESTプログラムとして
DVLSIが発足

消費者

サービスプロバイダ

宇宙航空

通信・無線

システムメーカー

ロボット・自動車

VLSIメーカー

プラント・交通・
インフラ制御

コンピュータ

CREST/DVLSI

VLSIメーカー

システムメーカー

民生

企業など

医療

サービスプロバイダ

バリュー・チェーン

消費者

DVLSI研究領域の研究範囲 Scope of the Program

電子情報通信制御システムをDVLSIから見た全景(前ページ)が範囲

消費者層にまでイノベーションの実感を届けるよう行動する

その為、専門分野を基盤としつつ、背伸びして外側の層に届けて行く

本研究領域の使命: Mission of the Program

1. 増大する脅威を(もともとディペンダビリティの高い)VLSIの中に(設計技術により)閉じ込める。Containing threats within VLSI
2. システムのディペンダビリティを向上する新しいVLSI機能を提供する。
Providing new functionalities for systems dependability
3. ディペンダビリティを評価・計測する手段を提供する。
Providing methods to quantify and measure dependability

以上の3項目に分けて表現してきたが、これは以下の1フレーズにまとめられる。

→ **VLSIの設計・テストを通じてシステムの信頼性を向上する。**
VLSI Design and Test for Systems Dependability

DVLSI JST/CREST Program 'Dependable VLSI Systems'

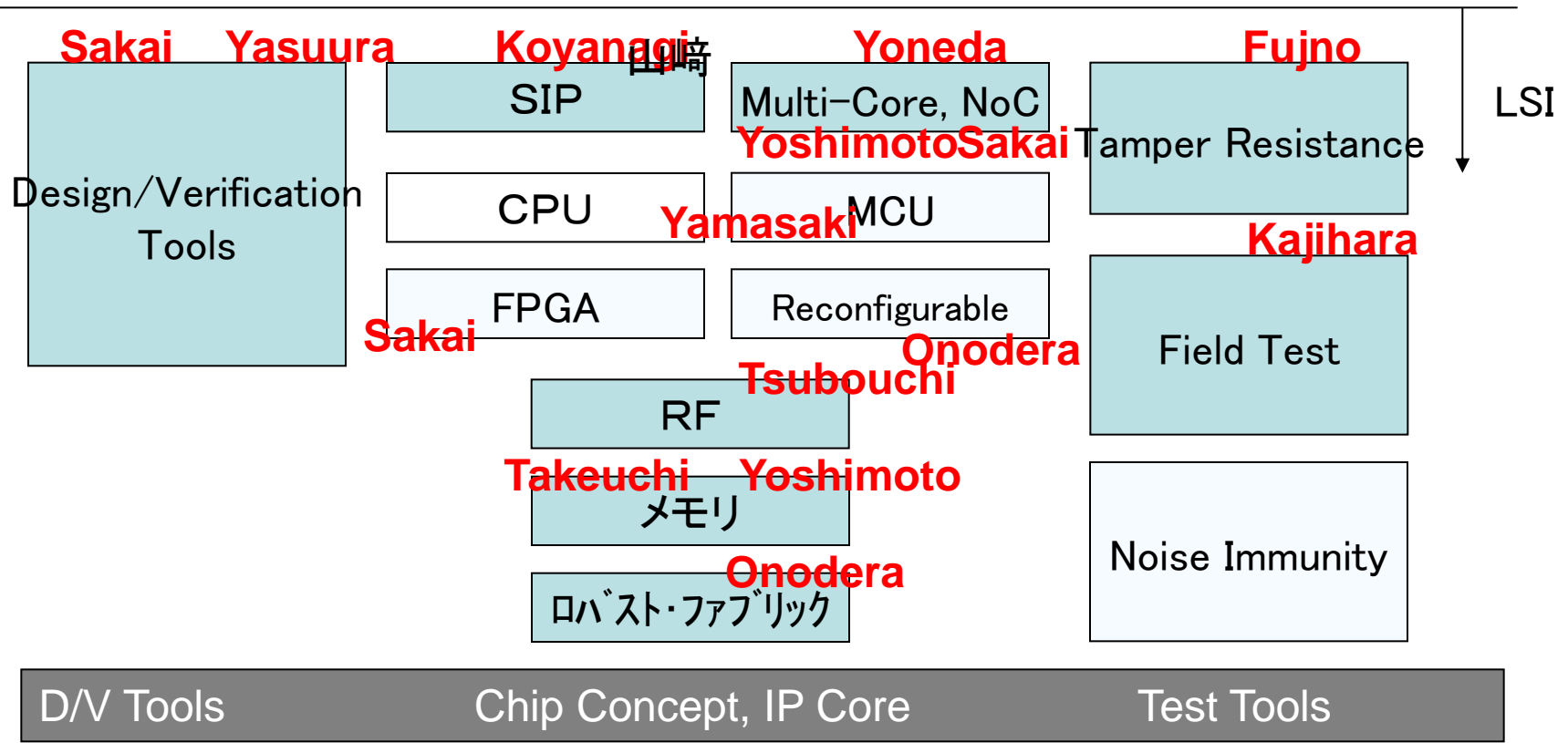
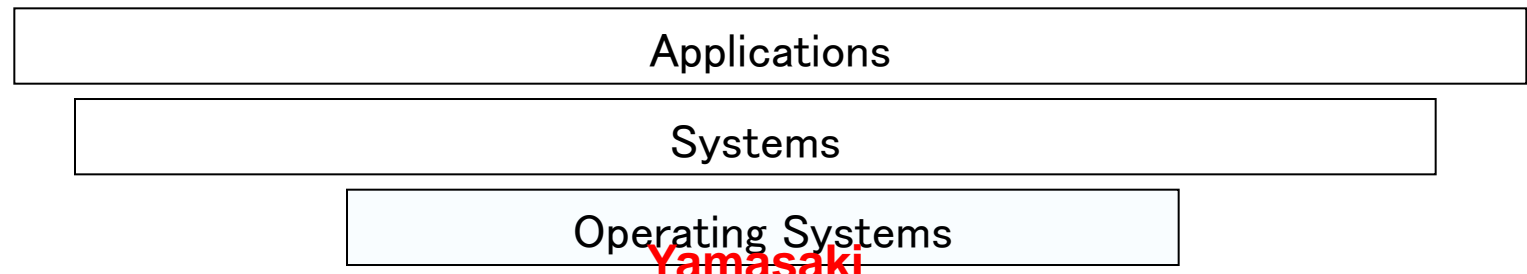
研究課題と研究代表者

Projects and Principal Investigators

研究期間 PJ Term	研究代表者 P I	研究課題名 Project
Oct 07~ Mar14	小野寺秀俊 Hidetoshi Onodera	ロバストファブリックを用いたディペンダブルVLSIプラットフォーム Dependable VLSI platform using robust fabrics
Oct 07~ Mar15	坪内和夫 Kazuo Tsubouchi	ディペンダブルワイヤレスシステム・デバイスの開発 Development of Dependable Wireless System and Device
Oct 07~ Mar13	坂井修一 Shuichi Sakai	アーキテクチャと形式的検証の協調による超ディペンダブルVLSI Ultra Dependable VLSI by collaboration of formal verifications and architectural technologies
	安浦寛人 Hiroto Yasuura	統合的高信頼化設計のためのモデル化と検出・訂正・回復技術 Modeling, Detection, Correction and Recovery Techniques for Unified Dependable Design
Oct 08~ Mar14	梶原誠司 Seiji Kajihara	フィールド高信頼化のための回路・システム機構 Circuit and system mechanisms for high field reliability
	吉本雅彦 Masahiko Yoshimoto	超高信頼性VLSIシステムのためのディペンダブルメモリ技術 Dependable SRAM Techniques for Highly Reliable VLSI System
	米田友洋 Tomohiro Yoneda	ディペンダブルネットワークオンチッププラットフォームの構築 Development of Dependable Network-on-Chip Platform

研究課題と研究代表者(続き) Projects and Principal Investigators (Continued)

研究期間 PJ Term	研究代表者 P I	研究課題名 Project
Oct 09 ~Mar 14	小柳光正 Mitsumasa Koyanagi	自己修復機能を有する3次元VLSI システムの創製 Three-Dimensional VLSI System with Self-Restoration Function
Oct 09 ~Mar 15	竹内健 Ken Takeuchi	ディペンダブル ワイヤレスソリッド・ステート・ドライブ (SSD) Dependable Wireless Solid-State Drive (SSD)
	藤野毅 Takeshi Fujino	耐タンパディペンダブルVLSIシステムの開発・評価 The Design and Evaluation Methodology of Dependable VLSI for Tamper Resistance
	山崎信行 Nobuyuki Yamazaki	組み込みリアルタイムシステム用ディペンダブルSoC及びSiPに関 する基盤技術の研究 Fundamental Technology on Dependable SoC and SiP for Embedded Real-Time Systems



Approaches taken and applications eyed



Application Project	Space	Plant Control Transportation	Robot	Auto	Information Telecom	Finance Medical	Consumer
Onodera	再構成可能プロセッサ、耐ばらつきF-F、耐ばらつきレイアウト Reconfigurable Processor, FF Design, Layout for Manufacturability						
Sakai	耐故障アーキテクチャ・設計等価性検証 Failure-Resistant Architecture, Formal Design Verification						
Tsubouchi					広帯域RF、FDE、無線接続性、異種エアインタフェース Wide Bandwidth RF, FDE, Coding, Connectivity, Heterogeneous Interface		
Yasuura	システムレベルソフトエラー シミュレーション 耐ソフトエラー回路、VLSI構成 Systems-Level Soft-error Simulation, Soft-error-resistant Circuit/Systems Design						
Kajihara	フィールド使用時オンボードテスト Design/Test for Field Dependability						
Yoshimoto	耐ソフトエラーメモリ、大規模システムレベルシミュレーション Soft-Error-Resistant Memory, Systems-Level Simulation						
Yoneda	マルチコア、オン・チップネットワーク Networked Multi-Core Systems						
Koyanagi	画像認識3Dプロセッサ Dependable 3D Processor for Image-Recognition						
Takeuchi	ワイヤレスSDD、ワイヤレス接続、ワイヤレス給電 Wireless Solid-State Drive, Wireless Interconnect, Wireless Power						
Fujino	耐タンパ暗号回路、耐タンパ性評価技術 Tamper-Resistant Circuits, Tamper-resistance test						
Yamasaki	ハードリアルタイム制御に独自のRT-OS、コントローラ、実装を提供 Real-time OS, controller, and packaging for Hard-Real-Time applications						



どんな成果が出たのか？

－ IFIPのディペンダビリティの定義に照らしながら見ると、..

Dependability as defined by IFIP 定義:

ディペンダビリティの属性

- 可用性** 意図した正しいサービスの提供が準備できている
- 信頼性** 正しいサービスの継続性
- 安全性** ユーザと環境に破局的な結末を導かない
- 堅固性** 守秘性、耐タンパ性
- 保守性** 修正、修理にたいする受容性

ディペンダビリティへの脅威

- 欠陥** バグなど
- 誤動作** 意図したシステム動作と、内部動作との食い違い
- 事故** システムが仕様に反する動作をする

ディペンダビリティの改善対策

- 欠陥予防** 開発ツール、実装技術
- 欠陥除去** 開発中の除去、使用(含保守サイクル)中の除去
- 予知** 予知により欠陥の発現を防止する
- 耐性** 欠陥の存在のもと、サービスを継続。性能低下は許容

Attributes

- Availability
- Reliability
- Safety
- Integrity
- Maintainability

Threats

- Fault
- Error
- Failure

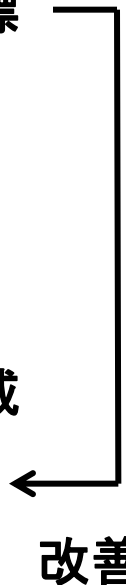
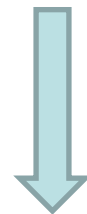
Means

- Prevention
- Removal
- Forecasting
- Tolerance

...指標

...脅威

...対策



脅威と対策 – 基礎編

脅威

対策(例)

放射線によるソフトエラー
 電磁雑音
 素子特性ばらつき
 素子特性経時劣化
 接続不良
 時間応答不良
 安全性
 テストの不完全性
 未特定の脅威

高耐性回路、メモリ、再構成アーキテクチャ、一貫設計技術
 オンチップ雑音モニタ、高耐性SRAM, リアルタイム通信ECC
 細粒度制御、高耐性回路、高耐性ADC, 高精度遅延計測
 耐劣化メモリ、遅延時間変化の精密計測、再構成プロセッサ
 無線実装(信号、電力)、異種無線接続、3DLSI
 ハードRT応答制御、NoCルータ、非同期NoC, 広帯域RFIC
 耐タンパ性検証・評価、耐タンパ共通鍵暗号回路、PUF
 形式的検証、フィールドテスト、温度・電圧変動考慮テスト
 パッチ可能回路、フィールドデータ蓄積活用

信頼性学会誌「信頼性」2013年12月号に 特集
 CREST-DVLSIホームページに拡張版掲載を予定

日本語
 日本語

Springer Verlag より単行本発行を予定
 “VLSI Design and Test for Systems Dependability, Part I”

英語

…大学院学生への英語講義に使えるように)

ソリューション提案 – 応用編

…本日の発表内容(下記は仮タイトル)

Chapter 12	Design Verification
(A Chapter on	Trans-Hierarchical Design)
Chapter 13	Virtualization
Chapter 14	In-Line Testing
Chapter 15	Robust Memory 1 - SRAM and Cache
Chapter 16	Robust Memory 2 – Non-Volatile
Chapter 17	3D Integration
Chapter 18	On-Chip Network for Dependability
Chapter 19	Wireless Interconnect for Connectivity
Chapter 20	Hard Real-Time Responsive Processor
Chapter 21	Connectivity in Wireless Communications
Chapter 22	A Re-Configurable Processor Architecture
Chapter 23	Security Component for Authentication

Springer Verlag より単行本発行を予定

英語

“VLSI Design and Test for Systems Dependability, Part II”

…企業でシステム設計にあたる技術者の参考書に)

(予告)

JST CREST ディペンダブルVLSI研究領域終了報告会

2015年1～3月， 東京で開催計画中

研究チーム発表(進行中4チーム+終了チームも招待)、
招待講演、パネル討論、デモ・ポスター等

事務局: JST 辻本和典

御礼

信頼性学会誌特集号企画については、

同学会誌編集委員長眞田克先生(高知工科大学)、
同学会誌編集委員 松岡敏成様(三菱電機)
同学会事務局西崎様、
DVLSI領域アドバイザー菊野享先生、
DVLSI 梶原チーム研究代表者梶原誠司先生、
JST辻本和典氏にたいへんお世話になりました。
ここに記し、感謝の意を表します

御礼



DVLSI研究領域アドバイザーの方々に平素のご指導を感謝申し上げます。

石川正俊 東京大学

菊野亨 大阪学院大学

高橋忠幸 宇宙航空研究開発機構宇宙研究所

高山浩一郎 (株)富士通研究所

西直樹 日本電気(株) 研究所

長谷川淳 (株)ルネサスエレクトロニクス 技術開発本部

増渕美生 (株)東芝セミコンダクター・ストレージ社 半導体開発センター

矢野和男 (株)日立製作所中央研究所
(今回、招待講演「ビッグデータとディペンダブルVLSI」をお願いしています)

御礼

JSTならびにJSTの本領域関係者に感謝申し上げます。

中村道治 理事長 本日出席

辻本和典 主任調査員 本領域担当
松尾浩司 調査役
石正茂 戦略研究推進部長

御礼 今回の外部討論者（順不同、敬称略）



お名前	所属機関	所属部署
中須賀 真一	東京大学	航空宇宙工学専攻
遠間 孝之	日本電気(株)	宇宙システム事業部
黒田 能克	三菱重工業(株)	防衛・宇宙ドメイン
市川 愉	宇宙航空研究開発機構	研究開発本部
村田 明隆	(株)デンソー	半導体回路開発部
中村 弘	日本シノプシス	
片山 武彦	ソフトバンクテレコム(株)	エンジニアリング事業推進統括部
島村 光太郎	日立製作所	日立研究所
田代 維史	(独)交通安全環境研究所	鉄道認証室
橋本 一也	ガイオ・テクノロジー(株)	エンジニアリングサービス本部
檜原 弘樹	NEC東芝スペースシステム(株)	技術本部
能町 正治	大阪大学	核物理研究センター
伊藤 智康	(株)デンソー	電子基盤技術本部
及川 晋	トヨタ自動車	パートナーロボット部
萩原 孝	日本電気(株)	ITプラットフォーム事業部
吉川 隆英	富士通研究所	ものづくり技術研究所
植村 泰佳	電子商取引安全技術研究組合	
大熊 宏	ルネサスエレクトロニクス	自動車システム統括部
鈴木 浩一	宇宙航空研究開発機構	部品プログラム室

この他にも
一般登録参加
で多くの方々に
ご出席・ご討論
いただきます。

ご多忙の中、ご出席、ご討論くださることに、あつくお礼を申し上げます。





活発な議論、交流をお願いします。
コメント票への記入、投函をお願いします。