

新フィールドテスト(DART)技術発表会開催のご案内

日頃より科学技術振興機構(JST)の戦略的創造研究推進事業CRESTの「ディペンダブルVLSIシステムの基盤技術」の一テーマである、「フィールド高信頼化のための回路・システム機構の開発」の研究開発に多大なるご協力を賜り、誠にありがとうございます。

このたび、2008年10月に開始しました研究開発の成果として、新フィールドテスト(DART)技術発表会を下記のとおり開催させていただくことになりました。DARTはシステムのフィールドでの安全性を改善するだけでなく、システムデバッグ効率や生産テスト品質の向上にも貢献できる技術です。本発表会では、DART技術概要に加えて、DART技術をLSI上で実現するためのガイドラインについても紹介いたします。また、シンテスト・ジャパン社からはフィールドでの組込み自己テスト(BIST)の応用例についてご紹介いただける予定です。万障お繰り合わせの上ご参加いただけますよう、よろしくお願い申し上げます。

2013年7月

DART研究チーム代表 九州工業大学 梶原 誠司

・新フィールドテスト(DART)技術発表会 開催要領

- ・開催日時 : 8月6日(火) 13:30~17:00
- ・開催場所 : 科学技術振興機構 東京本部 (サイエンスプラザ)
(東京都千代田区四番町5-3)

・アジェンダ:

- ・13:30~14:30 DARTの狙いと概念
- ・14:30~15:00 フィールドBIST事例
(シンテスト・ジャパン 村上 道郎 氏)
- ・15:00~15:15 休憩
- ・15:15~16:45 DARTを実現するためのガイドラインの紹介
- ・16:45~17:00 質疑応答

・お申し込み方法

- ・下記申込先宛にメールにて以下の内容をご連絡ください。
 - ・ご氏名
 - ・ご所属(会社名, 部署名)
 - ・ご連絡先(メールアドレス)
- ・申込先: 奈良先端科学技術大学院大学 畠山(k-hatayama@is.naist.jp)

